

PATENT ABSTRACTS OF JAPAN

AA

(11) Publication number : 08-212790

(43) Date of publication of application : 20.08.1996

(51) Int. CI.

G11C 15/00

G06F 17/30

(21) Application number : 07-015102 (71) Applicant : KAWASAKI STEEL CORP

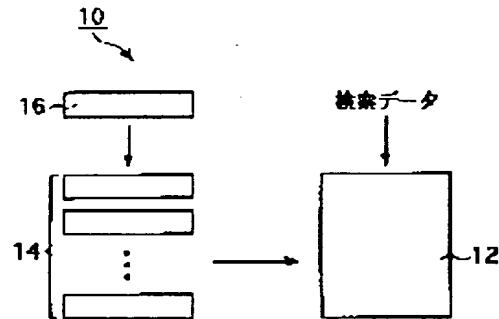
(22) Date of filing : 01.02.1995 (72) Inventor : HARIGUCHI YOICHI

(54) ASSOCIATIVE MEMORY FOR RETRIEVAL OF MULTIPROTOCOL ADDRESS AND ITS RETRIEVAL METHOD

(57) Abstract:

PURPOSE: To obtain an associative memory for retrieval of a multiprotocol address, in which a plurality of addresses of respectively different protocols can be retrieved by one associative memory table and a high speed and a low cost of the route control of a network can be realized at the same time and to obtain its retrieval method.

CONSTITUTION: The associative memory is provided with an associative memory table 12 comprising a plurality of entries composed of a plurality of segments in a prescribed bit length and with a selection means 16 for a sequencer 14 which controls an agreement retrieval procedure at every protocol. At least a protocol identifier and a protocol address are stored in every entry, and the entry which agrees with a protocol identifier is detected. Then, the sequencer 14 which corresponds to the prescribed protocol identifier is selected by the selection means 16, and the agreement of the logical product of the protocol address in units of segments is retrieved by the sequencer 14 selected in the detected entry.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-212790

(43)公開日 平成8年(1996)8月20日

(51)Int.Cl.⁶
G 11 C 15/00
G 06 F 17/30

識別記号 D
府内整理番号
9194-5L

F I

技術表示箇所

G 06 F 15/ 403 350 D

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21)出願番号 特願平7-15102

(22)出願日 平成7年(1995)2月1日

(71)出願人 000001258

川崎製鉄株式会社

兵庫県神戸市中央区北本町通1丁目1番28号

(72)発明者 播 口 陽 一

東京都千代田区内幸町2丁目2番3号 川崎製鉄株式会社内

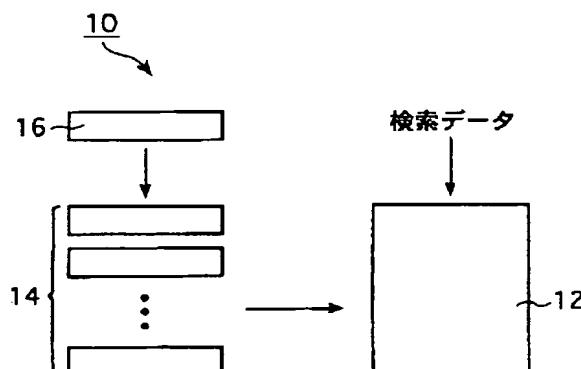
(74)代理人 弁理士 渡辺 望穂 (外1名)

(54)【発明の名称】 マルチプロトコルアドレス検索用連想メモリおよびその検索方法

(57)【要約】 (修正有)

【目的】複数のそれぞれ異なるプロトコルのアドレスを1つの連想メモリテーブルで検索でき、ネットワークの経路制御の高速化および低コスト化を同時に実現できるマルチプロトコルアドレス検索用連想メモリおよびその検索方法の提供。

【構成】複数個の所定ビット長のセグメントからなるエントリを複数個有する連想メモリテーブル12と、一致検索の手順をプロトコル毎に制御するシーケンサ14の選択手段16とを備え、エントリには少なくともプロトコル識別子およびプロトコルアドレスが記憶され、所定プロトコル識別子に一致するエントリが検出されるとともに、所定プロトコル識別子に応じたシーケンサ14が前記選択手段16により選択され、検出されたエントリにおいて選択されたシーケンサ14により、セグメント単位のプロトコルアドレスの論理積一致検索が行われる。



【特許請求の範囲】

【請求項1】複数個の所定ビット長のセグメントからなるエントリを複数個有する連想メモリテーブルと、一致検索の手順をプロトコル毎に制御するシーケンサの選択手段とを備え、

前記エントリには少なくともプロトコル識別子およびプロトコルアドレスが記憶され、所定プロトコル識別子に一致するエントリが検出されるとともに、前記所定プロトコル識別子に応じたシーケンサが前記選択手段により選択され、前記検出されたエントリにおいて前記選択されたシーケンサにより、前記セグメント単位の前記プロトコルアドレスの論理積一致検索が行われることを特徴とするマルチプロトコルアドレス検索用連想メモリ。

【請求項2】さらに、前記シーケンサを前記プロトコル毎に備える請求項1に記載のマルチプロトコルアドレス検索用連想メモリ。

【請求項3】予めそれぞれのプロトコルに応じたプロトコル識別子およびプロトコルアドレスをそれぞれのエントリの異なるセグメントに記憶した後、

前記プロトコル識別子が記憶されているセグメントの一致検索を行い、前記所定プロトコル識別子が記憶されている前記エントリを検出するとともに、前記所定プロトコル識別子に基づいてシーケンサ識別子を獲得し、

次いで、前記シーケンサ識別子により前記所定プロトコル識別子に応じたシーケンサを選択し、

その後、前記選択されたシーケンサの制御に従って、前記所定プロトコル識別子により一致検出されたエントリの前記プロトコルアドレスが記憶されているセグメントの一致検索を行い、前記所定プロトコルアドレスが記憶されている前記エントリを検出することを特徴とするマルチプロトコルアドレスの検索方法。

【請求項4】予め前記プロトコル識別子に対応する前記シーケンサ識別子を前記セグメントの一部に記憶した後、

前記所定プロトコル識別子により一致検出されたエントリの前記セグメントの一部に記憶されたシーケンサ識別子を獲得する請求項3に記載のマルチプロトコルアドレスの検索方法。

【請求項5】前記所定プロトコル識別子をデコードすることにより、前記シーケンサ識別子を獲得する請求項3に記載のマルチプロトコルアドレスの検索方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、マルチプロトコルアドレス検索用連想メモリおよびその検索方法に関し、詳しくは、1つの連想メモリで複数の異なるプロトコルのアドレス（マルチプロトコルアドレス）を、それぞれのプロトコルに応じて検索することができ、高速かつ低コストにネットワークの経路制御を行うことができるマルチプロトコルアドレス検索用連想メモリおよびその検索方

法に関する。

【0002】

【従来の技術】連想メモリ（CAM）は、内容アドレス式メモリとも呼ばれ、通常の半導体メモリのようにデータを記憶する記憶部と、この記憶部に記憶されるデータを検索する検索部とを有している。記憶部には検索されるデータが予め記憶され、検索部において、記憶部に記憶されているデータと検索しようとするデータとが一致検索され、一致するデータの有無や記憶されているアドレス等が单一サイクルで検索され出力される。連想メモリを用いることにより、膨大な量のデータの中から目的とするデータを瞬時に得ることができるために、検索処理を頻繁に行うシステムの性能向上のために用いられる。

【0003】ここで、ネットワークの経路制御を例に挙げて、上述する連想メモリの適用例について説明する。まず、ネットワークの概略について述べる。

【0004】ネットワークに接続されたコンピュータ間は、ある特定のデータ通信プロトコル（以下、単にプロトコルと記述する）を用いてデータ通信が行われる。このようなプロトコルとしては、例えばIP（Internet Protocol）、IPX（Internetwork Packet Exchange, Novell の Netwareで使われる）、DECNet、AppleTalkなど多くの種類が存在し、そのビット長、データの格納順序、格納位置などは、それぞれのプロトコル毎に異なっているのが一般的である。又、ルータは異なるネットワークを相互接続するのに使われ、複数のプロトコルの経路制御が可能なものもある。これはマルチプロトコルルータと呼ばれる。

【0005】それぞれのプロトコルは、ネットワーク上に存在する全てのコンピュータに識別子としてプロトコルアドレス（当該プロトコルのアドレス：以下、単にアドレスと記述する）を割り当てる。これにより、それぞれのコンピュータは一意に識別される。しかし、マルチプロトコルルータは、アドレスだけではコンピュータを一意に識別することはできない。なぜなら、あるプロトコルと別の異なるプロトコルとが、それぞれ異なるコンピュータに同一アドレスを割り当てる場合、それぞれのプロトコルにより割り当てられたアドレスだけでは、コンピュータを一意に識別することができないという問題が発生するからである。例えば図9においてコンピュータ3からコンピュータ1へデータを転送する場合、ルータは目的地のアドレス1234からだけではコンピュータ1にデータを送るべきか、コンピュータ2にデータを送るべきか識別できない。

【0006】この問題点を解決するために、通常LAN（Local Area Network）のフレームには上位のプロトコルの識別をするための識別子が含まれている。ルータはプロトコル識別子とアドレスを組み合わせて送信先を決定する。このようなLANのフレームとして、イーサネット（Ethernet）のフレームを例に挙げて説明を行う。

【0007】図6は、LANの1つであるイーサネットのフレームの概念図である。このフレームは概念的なものであり現実のものとは異なるが、このイーサネットのフレームの転送先および転送元のアドレスDAおよびSAと、既存のプロトコルのプロトコルタイプTYPと、既存のプロトコルのデータグラムと、通信エラー検出用データCRCとから構成される。また、既存のプロトコルのデータグラムは、この既存のプロトコルのデータグラムの通信元および通信先のアドレスsaおよびdaと、通信されるデータdataから構成されるとする。

【0008】次に、ルータを介した通信について説明する。ここで、図7(a)はルータを用いたネットワーク接続の概念図、図7(b)はコンピュータAからルータRに入力されるイーサネットのフレームの概念図、図7(c)はルータRからコンピュータBに出力されるイーサネットのフレームの概念図である。なお、コンピュータA、BのMAC(Media Access Control)アドレス(イーサネットのアドレス)および既存のプロトコルのアドレスを、それぞれGA、GBおよびLA、LBとし、ルータRのMACアドレスをGRとして以下の説明を続ける。

【0009】図7(a)に示すように、データの転送を行うルータRには、各種のプロトコルのイーサネットのフレームが入力され、ルータRにおいて、それぞれのプロトコルに応じて転送先が決定され、ルータRからそれぞれの通信先にそれぞれのフレームが送出される。例えば、コンピュータAからコンピュータBにデータを送信する場合、コンピュータAが用いるプロトコルのフレームがルータRに入力され、ルータRにおいて、コンピュータAが用いるプロトコルに応じて転送先が決められ、その結果、ルータRからコンピュータBにフレームが送出される。

【0010】図7(b)に示すように、コンピュータAからルータRに転送されるイーサネットのフレームには、このフレームの転送先および転送元のアドレスGRおよびGAと、既存のプロトコルのプロトコルタイプTYPと、既存のプロトコルのデータグラムが含まれる。また、既存のプロトコルのデータグラムは、通信元および通信先のアドレスLAおよびLBと、通信されるデータdataを含んでいる。このイーサネットのフレームは、プロトコルタイプTYPの既存のプロトコルのフレームが、イーサネットの転送元のアドレスGAから転送先のアドレスGRに、即ち、コンピュータAからルータRに転送されることを意味する。

【0011】このイーサネットのフレームがルータRに入力されると、ルータRはプロトコルタイプTYPとLBから転送先を決定する。即ち、ルータは、コンピュータBのアドレスLBを自分の持つテーブルで検索して、コンピュータBのMACアドレスおよび、どのネットワークに接続されているかを知り、コンピュータBの接続

されているネットワークに図7(c)で示されるイーサネットフレームを送出する。即ち、GRはGBに、GAはGRに変換される。

【0012】図7(c)に示すように、ルータRからコンピュータBに転送されるイーサネットのフレームは、このフレームの転送先および転送元のアドレスGBおよびGRと、既存のプロトコルのプロトコルタイプTYPと、既存のプロトコルのデータグラムを含んでいる。また、既存のプロトコルのデータグラムは、通信元および通信先のアドレスLAおよびLBと、通信されるデータdataを含んでいる。このイーサネットのフレームは、プロトコルタイプTYPの既存のプロトコルのフレームが、イーサネットの転送元のアドレスGRから転送先のアドレスGBに、即ち、ルータRからコンピュータBに転送されることを意味する。

【0013】このように、ルータRにより、送出先の決定が正しく行われることにより、複数のネットワーク上に異なる複数のプロトコルのフレームが混在する場合であっても、それぞれのコンピュータを一意に識別し、相互接続してデータ通信を行うことができる。マルチプロトコルルータは、各プロトコル毎に別々のアドレス検索テーブルを用意している。CAMをテーブルに使う場合は各プロトコル毎にCAMのチップを割り当てる必要となる。

【0014】最後に、ルータが送出先を決定する場合に行うアドレス検索への連想メモリの適用例について説明する。上述するルータRによるアドレス検索において、連想メモリは、既存のプロトコルの通信先のアドレスLBから、イーサネットのフレームの転送先のアドレスGBを得るために用いられる。

【0015】図8は、従来のネットワークのアドレス検索への連想メモリの適用例の模式図である。同図において、それぞれの連想メモリは、このネットワークで用いられる全てのプロトコルと1対1に対応し、それぞれの連想メモリには、対応するプロトコルのアドレスが、ネットワークに接続される全てのコンピュータについて予め記憶される。ルータRにそれぞれのプロトコルに応じたイーサネットのフレームが入力されると、ルータRにより、プロトコルタイプTYPに対応する連想メモリが選択され、この連想メモリにおいて、既存のプロトコルの通信先のアドレスLBを用いた検索が行われ、高速にイーサネットの通信先のアドレスGBを得ることができる。

【0016】上述する連想メモリのアドレス検索への適用例においては、送出先アドレスの検索を高速に行うことができる。しかし、従来の連想メモリでは、異なる複数のプロトコルのデータグラム、特に、そのビット長、格納順序などが異なるアドレスデータを1つの連想メモリで検索することができないため、プロトコル毎に異なる連想メモリを用いなければならなかった。このため、

使用する連想メモリの個数が増え、コスト高になるという問題点があった。これに対してコストを削減するためには、連想メモリを使用せずにソフトウェアで検索を行うと、ソフトウェアによる検索は検索時間がかかり過ぎるという問題点があった。

【0017】

【発明が解決しようとする課題】本発明の目的は、前記従来技術に基づく種々の問題点をかえりみて、所定プロトコル識別子が記憶されているエントリを検出するとともに、所定プロトコル識別子に基づいてシーケンサを選択し、このシーケンサにより、所定プロトコル識別子により検出されたエントリの中からさらに所定プロトコルアドレスが記憶されているエントリを検出することにより、複数のそれぞれ異なるプロトコルのアドレスを1つの連想メモリテーブルで検索することができ、ネットワークの経路制御の高速化および低コスト化を同時に実現することができるマルチプロトコルアドレス検索用連想メモリおよびその検索方法を提供することにある。

【0018】

【課題を解決するための手段】上記目的を達成するために、本発明は、複数個の所定ビット長のセグメントからなるエントリを複数個有する連想メモリテーブルと、一致検索の手順をプロトコル毎に制御するシーケンサの選択手段とを備え、前記エントリには少なくともプロトコル識別子およびプロトコルアドレスが記憶され、所定プロトコル識別子に一致するエントリが検出されるとともに、前記所定プロトコル識別子に応じたシーケンサが前記選択手段により選択され、前記検出されたエントリにおいて前記選択されたシーケンサにより、前記セグメント単位の前記プロトコルアドレスの論理積一致検索が行われることを特徴とするマルチプロトコルアドレス検索用連想メモリを提供するものである。

【0019】さらに、前記シーケンサを前記プロトコル毎に備えるのが好ましい。

【0020】また、本発明は、予めそれぞれのプロトコルに応じたプロトコル識別子およびプロトコルアドレスをそれぞれのエントリの異なるセグメントに記憶した後、前記プロトコル識別子が記憶されているセグメントの一致検索を行い、前記所定プロトコル識別子が記憶されている前記エントリを検出するとともに、前記所定プロトコル識別子に基づいてシーケンサ識別子を獲得し、次いで、前記シーケンサ識別子により前記所定プロトコル識別子に応じたシーケンサを選択し、その後、前記選択されたシーケンサの制御に従って、前記所定プロトコル識別子により一致検出されたエントリの前記プロトコルアドレスが記憶されているセグメントの一致検索を行い、前記所定プロトコルアドレスが記憶されている前記エントリを検出することを特徴とするマルチプロトコルアドレスの検索方法を提供するものである。

【0021】ここで、予め前記プロトコル識別子に対応

する前記シーケンサ識別子を前記セグメントの一部に記憶した後、前記所定プロトコル識別子により一致検出されたエントリの前記セグメントの一部に記憶されたシーケンサ識別子を獲得するのが好ましい。

【0022】また、前記所定プロトコル識別子をデコードすることにより、前記シーケンサ識別子を獲得するのが好ましい。

【0023】

【発明の作用】本発明のマルチプロトコルアドレス検索用連想メモリは、シーケンサの選択手段、さらにはそれぞれのプロトコルに対応するシーケンサを備えるものである。既に述べたように、それぞれのプロトコルアドレスは、ビット長、格納位置などが異なるため、例えばIPアドレスとIPXアドレスとを同一の検索手順により検索することはできない。そこで、本発明においては、ROM、RAM、レジスタなどによるルックアップテーブルや、デコード回路などのシーケンサの選択手段を備えることにより、それぞれのプロトコルに応じてシーケンサを選択し、それぞれのプロトコルに応じて当該プロトコルのアドレスを検索することができる。従って、本発明のマルチプロトコルアドレス検索用連想メモリによれば、複数の異なるプロトコルのアドレスを1つの連想メモリテーブルに記憶して、これらの中から所定プロトコルの所定アドレスを有するエントリを検出することができる。

【0024】また、本発明のマルチプロトコルアドレスの検索方法は、それぞれのエントリの異なるセグメントにプロトコル識別子およびプロトコルアドレスを記憶しておき、まず、プロトコル識別子が記憶されているセグメントを検索して、所定プロトコル識別子が記憶されているエントリを検出するとともに、この所定プロトコル識別子からシーケンサ識別子を獲得し、このシーケンサ識別子によりこのプロトコルに対応するシーケンサを選択し、続いて、このシーケンサに従って、所定プロトコル識別子により検出されたエントリのプロトコルアドレスが記憶されているセグメントを検索して、所定プロトコルアドレスが記憶されているエントリを検出するものである。従って、本発明のマルチプロトコルアドレスの検索方法によれば、プロトコル識別子により、それぞれのプロトコルアドレスがどのプロトコルのアドレスであるかを認識できるため、複数の異なるプロトコルのアドレスを1つの連想メモリに記憶して、これらをプロトコル識別子およびプロトコルアドレスにより検索することができる。これにより、ネットワークの経路制御を高速で行うことができるとともに、低コストでシステムを構築することができる。

【0025】

【実施例】以下に、添付の図面に示す好適実施例に基づいて、本発明のマルチプロトコルアドレス検索用連想メモリおよびその検索方法を詳細に説明する。

【0026】図1は、本発明のマルチプロトコルアドレス検索用連想メモリの一実施例のブロック図である。このブロック図に示すように、本発明のマルチプロトコルアドレス検索用連想メモリ10は、それぞれのプロトコルに応じたエントリデータを記憶し、このエントリデータと検索データとの一致検索を行う連想メモリテーブル12と、それぞれのプロトコル毎に設けられ、エントリデータの検索の手順を制御するシーケンサ(群)14と、プロトコルに応じてシーケンサ14を選択するシーケンサの選択手段16とから構成される。

【0027】また、図2は、上述する連想メモリテーブルの一実施例の概念図である。この連想メモリテーブル12は、エントリ0, 1, …, mから構成され、それぞれのエントリ0～mには、例えば、IPエントリ、IPXエントリ、DECNetエントリ、AppleTalkエントリなどのデータが任意の順序で記憶される。また、それぞれのエントリ0～mは、検索の基本単位であるセグメント0, 1, …, nに分割される。なお、それぞれのセグメント0～nは、同一ビット長を有していても、異なるビット長を有していても良く、また、そのビット長は特に制限されるものではない。

【0028】次に、図3は、図2に示す連想メモリテーブルのエントリの一実施例の概念図である。エントリのセグメント0には、プロトコルID(識別子)およびシーケンサIDが記憶され、セグメント1～nには、プロトコルIDに対応するプロトコルアドレスが記憶される。なお、それぞれのセグメント0～nのビット長は、32～64ビット程度である。例えば、セグメント1～nのビット長が32ビットである場合、セグメント1～nに記憶されるプロトコルアドレスは、IPエントリの場合、IPアドレスは32ビットであるからセグメント1だけに記憶される。同様に、IPXエントリの場合、IPXアドレスは80ビットであるからセグメント1, 2およびセグメント3の16ビットまでに記憶される。このように、セグメントの個数は、セグメントのビット長およびプロトコルアドレスのビット長に応じて適宜選択される。

【0029】ここで、図4に、セグメント0に記憶されるプロトコルIDおよびシーケンサIDの具体例を示す。同図においては、説明を容易にするために、どのプロトコルに対応するデータであるかが、例えばIP, IPXのようにコメントとして示されている。また、プロトコルIDは、イーサネット規格によるものが示されている。なお、シーケンサIDは、プロトコルIDに対応するシーケンサを選択するための番号であり、それぞれのプロトコルと1対1に対応する番号である。一例を述べれば、IPの場合、プロトコルIDは0800(16進数)であり、これに対するシーケンサIDは番号1である。なお、この図に示す例では、セグメント0は、16ビット長のプロトコルIDと、3ビット長のシーケン

サIDとの19ビットの大きさで構成される。

【0030】次に、図5に示す連想メモリテーブルの模式図を用いて、上述するように構成され、複数の異なるプロトコルに対応するエントリデータが記憶された本発明の連想メモリにおいて、所定プロトコルのアドレスが記憶されているエントリの検索方法について述べる。なお、図5に示す連想メモリテーブルは、エントリ0, 1, …, 4から構成され、それぞれのエントリ0, 1, …, 4は、セグメント0, 1, …, 4に分割されている。

【0031】まず、1回目の検索では、この連想メモリテーブルの全てのエントリ0～4のセグメント0において、シーケンサIDをマスクしながら一致検索が行われ、所定プロトコルIDが記憶されているエントリが検出される。例えば、図4に示す例のように、検索データとして0800(16進数)が与えられると、セグメント0のプロトコルIDに0800(16進数)が記憶されたエントリだけが一致検出される。その結果、ここではエントリ0, 2および3において一致検出され、エントリ1および4において不一致が検出されたとする。

【0032】その後、所定プロトコルIDにより一致検出されたエントリ0, 2または3のセグメント0に記憶されているシーケンサIDを読み出し、例えば、図4に示す例では、プロトコルIDが0800(16進数)であるエントリに記憶されているシーケンサID、即ち、番号1を読み出し、このシーケンサIDに応じてシーケンサを選択する。シーケンサが選択されると、所定プロトコルIDにより一致検出されたエントリ0, 2および3のセグメント1～4におけるプロトコルアドレスの検索手順は、選択されたシーケンサにより制御される。

【0033】ここで、上述するシーケンサについて説明する。既に述べたように、それぞれのエントリのセグメント1～nに記憶されるプロトコルアドレスは、プロトコルが異なれば、そのビット長、格納順序などが異なる。従って、検索しようとするプロトコルに応じて、セグメント1～nにおける検索手順を変更する必要がある。この検索手順を制御するのがシーケンサである。なお、シーケンサは、ネットワークにおいて用いられるプロトコルに対して、1対1に連想メモリの内部または外部に用意されていれば良い。

【0034】次に、2回目の検索では、1回目の検索でセグメント0において所定プロトコルIDにより一致検出されたエントリ0, 2および3のセグメント1において一致検索が行われ、所定プロトコルアドレスの最初の1セグメント分のデータが記憶されているエントリが検出される。なお、不一致が検出されたエントリ1および4のセグメント1においては一致検索は行われない。2回目の検索の結果、ここではエントリ0および3において一致検出され、エントリ2において不一致が検出されたとする。

【0035】そして、3回目の検索では、2回目の検索でセグメント1において所定プロトコルアドレスの最初の1セグメント分のデータにより一致検出されたエントリ0および3のセグメント2において一致検出が行われ、所定プロトコルアドレスの2番目の1セグメント分のデータが記憶されているエントリが検出される。なお、セグメント1において一致検出されなかったエントリ2のセグメント2においては一致検索は行われない。3回目の検索の結果、ここではエントリ3において一致検出され、エントリ0において不一致が検出されたとする。従って、エントリ3に所定プロトコルIDおよび所定プロトコルアドレスが記憶されていることが検出される。このように、論理積検索を行うことにより、効率の良い検索が行われる。

【0036】例えば、IPエントリの場合、IPアドレスは32ビット(1セグメント)であるから、IPのシーケンサは、所定プロトコルIDにより一致検出されたエントリのセグメント1の検索を行い、所定プロトコルアドレスが記憶されているエントリを検出する。このように、IPエントリの場合、セグメント0および1を論理積検索することにより、所定プロトコルIDおよび所定プロトコルアドレスが記憶されているエントリを検出することができる。

【0037】一方、IPXエントリの場合、IPXアドレスは80ビット(3セグメント(2セグメント+16ビット))であるから、IPXのシーケンサは、まず、所定プロトコルIDにより一致検出されたエントリのセグメント1の検索を行い、所定プロトコルアドレスの最初の1セグメント分のデータが記憶されているエントリを検出し、続いて、セグメント1においても所定プロトコルアドレスの最初の1セグメント分のデータにより一致検出されたエントリのセグメント2の検索を行って、所定プロトコルアドレスの2番目の1セグメント分のデータが記憶されているエントリを検出し、さらに、セグメント2においても所定プロトコルアドレスの2番目の1セグメント分のデータにより一致検出されたエントリのセグメント3の後半16ビットをマスクして検索を行い、所定プロトコルアドレスの3番目の1セグメントの16ビット分のデータが記憶されているエントリを検出する。このように、IPXエントリの場合、セグメント0~3を論理積検索することにより、所定プロトコルIDおよび所定プロトコルアドレスが記憶されているエントリを検出することができる。

【0038】本発明のマルチプロトコルアドレス検索用連想メモリおよびその検索方法は、基本的に以上のように構成される。なお、本発明のマルチプロトコルアドレス検索用連想メモリおよびその検索方法を実施例に基づいて説明したが、本発明はこれに限定されるものではない。

【0039】例えば、上述する実施例においては、それ

そのエントリのセグメント0にプロトコルIDおよびシーケンサIDを記憶しているが、セグメント0には限定されず、どのセグメントに記憶しても良い。即ち、1回目の検索において、プロトコルIDが記憶されているセグメントを検索すれば良い。また、本発明のシーケンサの選択手段として、セグメント0にシーケンサIDを記憶し、所定プロトコルIDからこれと1対1に対応するシーケンサIDを獲得する、いわゆるルックアップ方式によりシーケンサIDを獲得しているが、例えば所定プロトコルIDをデコードすることにより、シーケンサIDを獲得しても良い。この場合、図3のエントリの、シーケンサ識別子の部分は不要となる。同様に、シーケンサIDを連想メモリテーブルではなく、他のメモリ装置、例えばレジスタ、RAM、ROMなどに記憶するよう構成しても良いし、これらのメモリ装置や上述するデコード回路などは、本発明の連想メモリの内部あるいは外部に設けても良い。さらに、それぞれのエントリには、少なくともプロトコルIDあるいはシーケンサIDおよびプロトコルアドレスが記憶されるが、例えばこれらのデータ以外のデータを記憶するように構成しても良い。

【0040】

【発明の効果】以上詳細に説明した様に、本発明のマルチプロトコルアドレス検索用連想メモリは、それぞれのプロトコルに応じてプロトコルアドレスの検索手順を制御するシーケンサの選択手段を有するものである。また、本発明のマルチプロトコルアドレスの検索方法は、予め連想メモリテーブルのそれぞれのエントリに、プロトコルIDおよびプロトコルアドレスをそれぞれ異なるセグメントに記憶した後、まず、プロトコルIDが記憶されたセグメントを検索して、所定プロトコルIDが記憶されているエントリを検出するとともに、この所定プロトコルIDに基づいてシーケンサを選択し、続いて、選択されたシーケンサにより、所定プロトコルIDにより検出されたエントリのプロトコルアドレスが記憶されたセグメントを検索して、所定プロトコルアドレスが記憶されているエントリを検出するものである。即ち、本発明のマルチプロトコルアドレス検索用連想メモリおよびその検索方法によれば、複数の異なるプロトコルアドレスを1つの連想メモリで検索することができるため、高速にネットワークの経路制御ができることは勿論、低コスト化も同時に実現することができる。

【図面の簡単な説明】

【図1】本発明のマルチプロトコルアドレス検索用連想メモリの一実施例のブロック図である。

【図2】本発明のマルチプロトコルアドレス検索用連想メモリにおける連想メモリテーブルの一実施例の概念図である。

【図3】本発明のマルチプロトコルアドレス検索用連想メモリにおける連想メモリテーブルのエントリの一実施

例の概念図である。

【図4】本発明のマルチプロトコルアドレス検索用連想メモリにおける連想メモリテーブルのエントリのセグメント0の一実施例の概念図である。

【図5】本発明のマルチプロトコルアドレスの検索方法を説明する一実施例の概念図である。

【図6】イーサネットのフレームの概念図である。

【図7】(a)はルータを用いたネットワーク接続の概念図、(b)はコンピュータAからルータRに入力されるイーサネットのフレームの概念図、(c)はルータRからコンピュータBに出力されるイーサネットのフレームの概念図である。

ムの概念図である。

【図8】従来のネットワークのアドレス検索への連想メモリの適用例の模式図である。

【図9】従来のルータを用いたネットワーク接続の概念図である。

【符号の説明】

1, 2, 3 コンピュータ

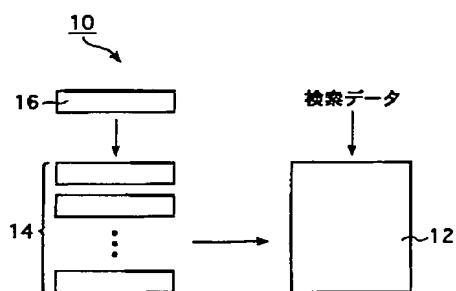
10 連想メモリ (CAM)

12 連想メモリテーブル

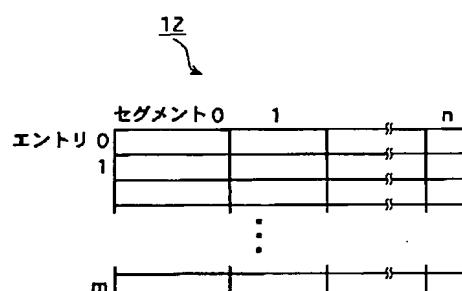
14 シーケンサ

16 シーケンサの選択手段

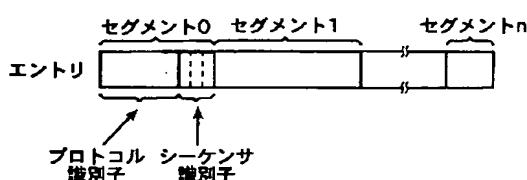
【図1】



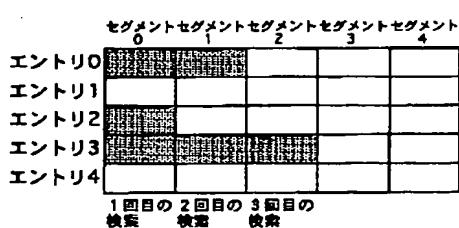
【図2】



【図3】



【図5】

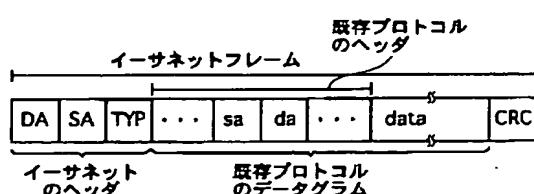


hit したセグメント

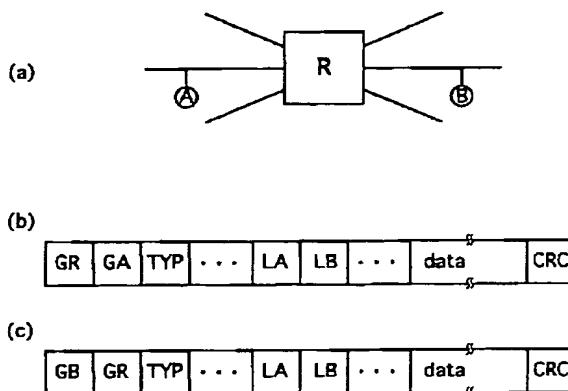
シーケンサ ID	プロトコル ID	コメント
1	0800	IP
2	089b	Apple Talk
3	8038 8039 8040 8041 8042	DEC Net
4	8137 8138	IPX

16 15 0
3bits 16bits

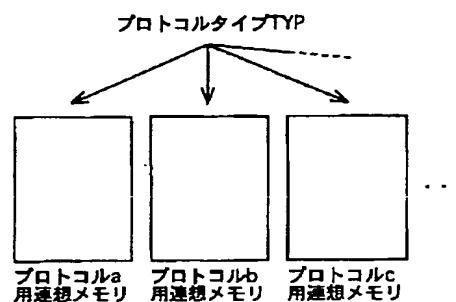
【図6】



【図7】



【図8】



【図9】

